

IVCR1401 应用手册 AN-0001

IVCR1401 是一款高速 4A 拉、灌电流的 SiC MOSFET 和 IGBT 驱动芯片。它是工业界首款采用 8 引脚封装，包括负压生成，退饱和以及 UVLO 设置的 SiC MOSFET 和 IGBT 驱动器。它专为低侧驱动而设计，但在自举电路或隔离偏置中应用，也非常适合于高侧驱动。为了减少过电流响应时间并提高 SiC MOSFET 应用的抗噪声能力，与 IGBT 驱动器相比该驱动器的设计得到了增强。退饱和电流源增加到 1mA，因此可以使用更大的消隐电容来减少寄生和噪声的影响。大多数 SiC MOSFET 都没有反并联二极管，这会导致较高的 V_{SD} （体二极管正向电压）压降，使在自举电路中难以得到应用。本文档将详细介绍使用 IVCR1401 的 SiC MOSFET 栅极驱动解决方案。

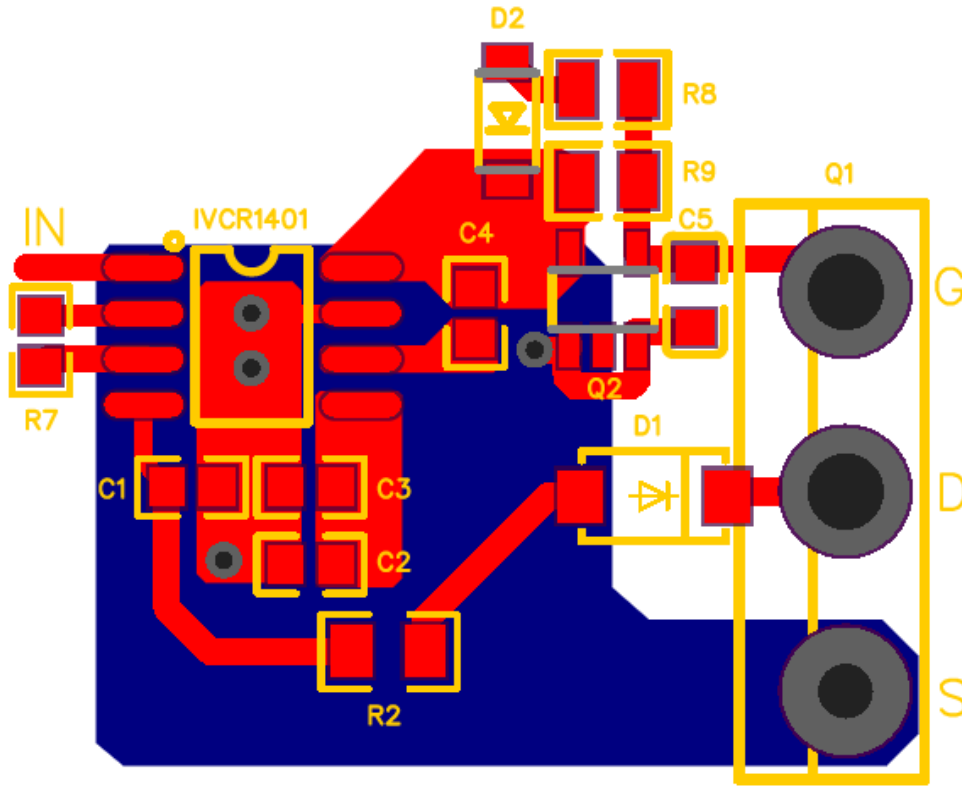
目录

1	PCB 布局建议.....	1
2	Vcc 选择和 UVLO 设置.....	2
3	负压建立和电容选择.....	3
4	退饱和和过电流保护设置.....	4
	4.1 过电流和短路保护设置.....	4
	4.2 dv/dt 在短路关断延时的影响.....	5
5	自举电路中的高侧驱动应用.....	8
6	隔离偏置中的高侧驱动应用.....	9

1 PCB 布局建议

良好的 PCB 布局是实现所需电路性能的关键步骤。首要的任务是地的确立。建议将热焊盘与驱动器地相连。一般规则是，对于位置布置，电容比电阻具有更高的优先级。一个 1uF 和一个 0.1uF 的去耦电容应靠近 VCC 引脚，并接地至驱动器电路的地。负压电容应靠近 OUT 和 NEG 引脚放置。为了减小负压纹波，应使用超过 100 倍 C_g 电容的 X7R 电容。消隐电容也应靠近驱动器的 DESAT 引脚，并且该电容应由 C0G 或等效材料制成。如果输入信号走线必须通过一些

噪声区域，则 IN 的输入端可能需要一个小的滤波器（时间常数为 10ns）。以下是相应原理图的推荐布局。



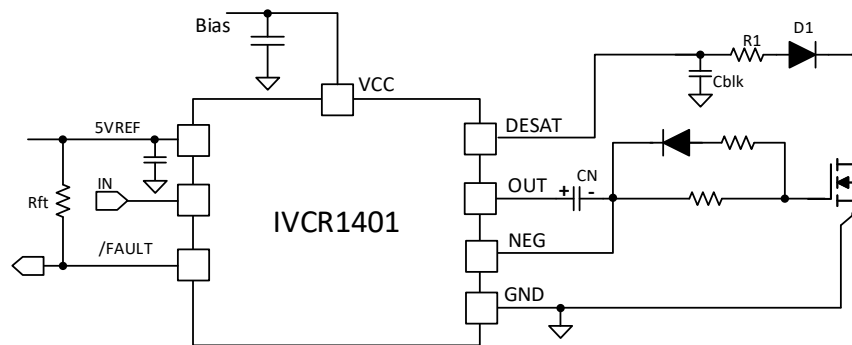
IVCR1401 栅极驱动电路的布局示例

2 Vcc 选择和 UVLO 设置

IVCR1401 集成了 3.5V 负偏置生成电路。它将 3.5V 电压串入驱动器 IC 输出 OUT 和功率器件栅极或基极输入之间。因此，功率器件的正和负栅极驱动电压分别为 $V_{cc}-3.5V$ 和 $-3.5V$ 。为了选择合适的 V_{cc} 值，电路设计人员需要确定额定的正栅极电压是多少，然后在其之上加上 3.5V 以获得 V_{cc} 电压值。 V_{cc} 电压监测电路感测 V_{cc} 而不是栅极电压，来提供 UVLO 保护。UVLO 阈值电压是可调的。/FAULT 是集电极开漏输出。在 /FAULT 和 5VREF 直接必须连接一个电阻 R_{ft} ，通过改变如下表推荐的 R_{ft} 阻值来选择不同的 UVLO 阈值。

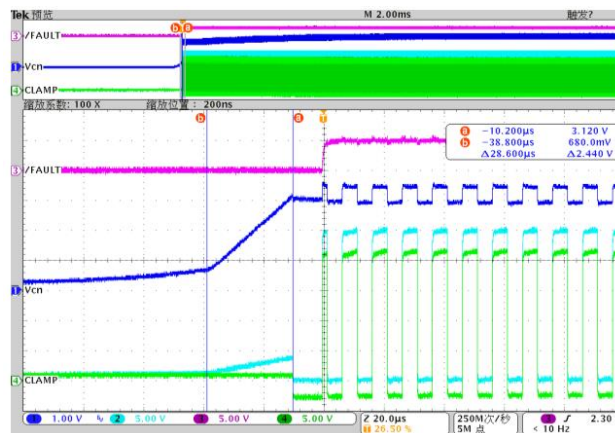
UVLO	调压电阻 R_{ft}	V_{cc}			$V_g (V_{NEG})$			单位
		最小	典型	最大	最小	典型	最大	
V_{ON} V_{OFF}	1.3k Ω		18 17			14.5 13.5		V
	6k Ω		15.8 14.8	16.8	10.3	12.3 11.3	13.3	
	20k Ω		13.9 13.1			10.4 9.6		

电路连接如下图所示。



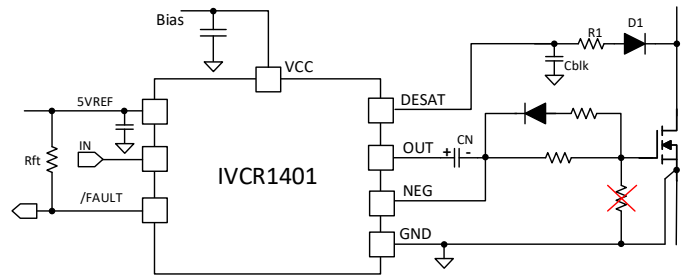
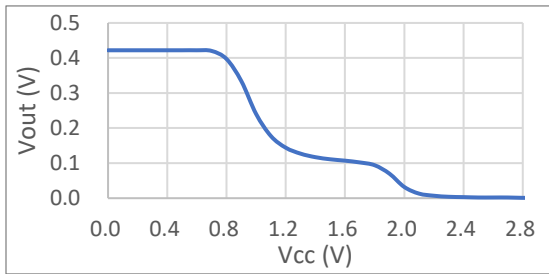
3 电压建立和电容选择

对于电源系统而言，在开始电源转换之前，栅极驱动电路具有稳定的偏置非常重要。为确保上电时所有电源开关均处于关闭状态，需要尽快建立负偏置。IVCR1401 有一个内部电流源，可在数十微秒内为负偏置电容充电，具体时间取决于电容的大小。对于大多数栅极电容小于 20nF 的 MOSFET，一个 1uF 的电容足以使栅极驱动器电路建立稳定的负偏置。1uF 电容充电大约需要 28us。应使用具有低变化材料，低 ESR 和 ESL 的电容，例如 X7R。如果需要负偏置电容上较低的电压纹波，可以使用较大的电容。下图显示了上电时的负压建立过程。



建立负压后，通过一个小电流（约 200 微安）的电荷泵将负压调节至-3.5V。对于某些传统的双极器件的驱动电路设计，为了避免由于米勒效应或静电荷而在电源开关栅极上积聚电荷，有时会使用下拉电阻。但是，由于 IVCR1401 使用 MOSFET 图腾柱输出，因此栅极通过图腾柱的高侧 MOSFET 体二极管钳位到 Vcc。驱动器漏电充当泄放电阻，以防止电荷在栅极堆积。OUT 在 1mA 上拉电流时会被钳位在 0.42V 以下。上电时，一旦 Vcc 升至 1.2V，驱动器便开始将 OUT 拉得更低，如下所示。IVCR1401 不需要任何外部栅极

下拉电阻 (Rpd)，也不应使用。放置一个下拉电阻可能导致负压在不同的 PWM 占空比下偏离-3.5V。



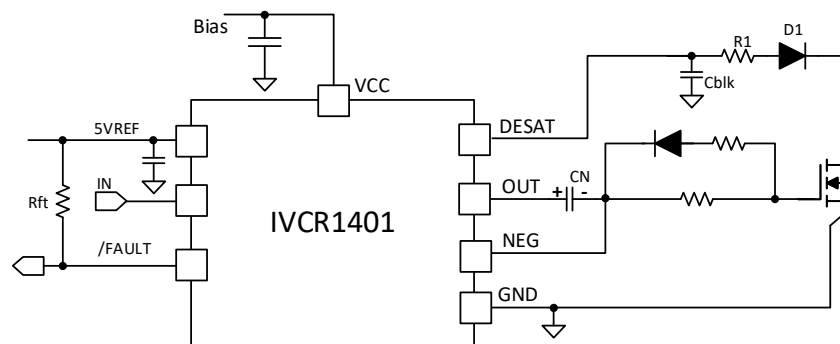
4 退饱和和过流保护设置

具有在线电流传感器的电力系统，通常具有精确的过电流保护。退饱和 (Desat) 过流保护应视为二级保护。在某些特殊故障情况下，例如桥式直通和逆变器在滤波器前输出端对端或端对地短路，在线电流传感器无法检测到这类故障，退饱和和过流保护成为保护功率器件至关重要也是最后一道防线。因此，Desat 过电流保护主要用于短路保护。由于功率开关器件的 Vds 或 Vce 的变化很大，所以过电流保护是一种粗略的保护。过流保护阈值应设置为保守值，以避免过早触发。

4.1 过电流和短路保护设置

大多数 SiC MOSFET 的数据手册均提供“最大漏极脉冲电流”。电流通常定义为脉冲宽度为 10us，占空比为 1%时的最大允许漏极电流。该电流约为器件在 125 °C 时额定连续电流的 3 至 4 倍。过电流阈值应选在额定连续电流和最大漏极脉冲电流之间选择 I_{OCP} 。OCP 阈值的计算应使用 125 °C 或 150 °C 时的 R_{DS_ON} 。

高压阻断二极管的正向电压随结温和传导电流而变化。传导电流是 IVCR1401 DESAT 引脚提供的 1mA 恒定电流。PiN 二极管具有温度系数。保守计算，可以将 25 °C 时二极管的正向电压用于 OCP 阈值的计算。



对限流的设置，可以使用以下公式，

$$I_{\text{limit}} = (V_{\text{th}} - R1 \cdot I_{\text{DESAT}} - V_{\text{F_D1}}) / R_{\text{ds_on}}$$

其中 R1 为调压电阻， $V_{\text{F_D1}}$ 为高压二极管的正向压降， $R_{\text{ds_on}}$ 为 SiC MOSFET 估算的结温下的导通电阻，例如 150 °C， V_{th} 为 9.5V， I_{DESAT} 为 1mA。

当发生短路或过流时，功率器件（SiC MOSFET 或 IGBT）的漏极或集电极电流将会增加到一个很高的值，从而使器件退出饱和状态，并且器件的 V_{ds} 或 V_{ce} 将会升高到很高的值 ($\gg 9.5\text{V}$)。通常钳位到 $I_{\text{d}} \times R_{\text{ds_on}}$ 并带有消隐电容 C_{blk} 的 DESAT 引脚，现在会通过内部 1mA 的恒定电流源充电到更高的电压。当电压达到典型的 9.5V 阈值时，OUT 和/FAULT 均被拉低。该驱动器在 OUT 上升沿插入 200ns 的消隐时间，以防止 DESAT 保护电路因 C_{oss} 放电而过早触发。通过选择不同的电容，可以设置关断延迟时间（外部消隐时间）。消隐时间可以用以下公式计算：

$$T_{\text{eblk}} = C_{\text{blk}} \cdot V_{\text{th}} / I_{\text{DESAT}}$$

例如，如果 C_{blk} 是 47pF， $T_{\text{eblk}} = 47\text{pF} \cdot 9.5\text{V} / 1\text{mA} = 446\text{ns}$ 。

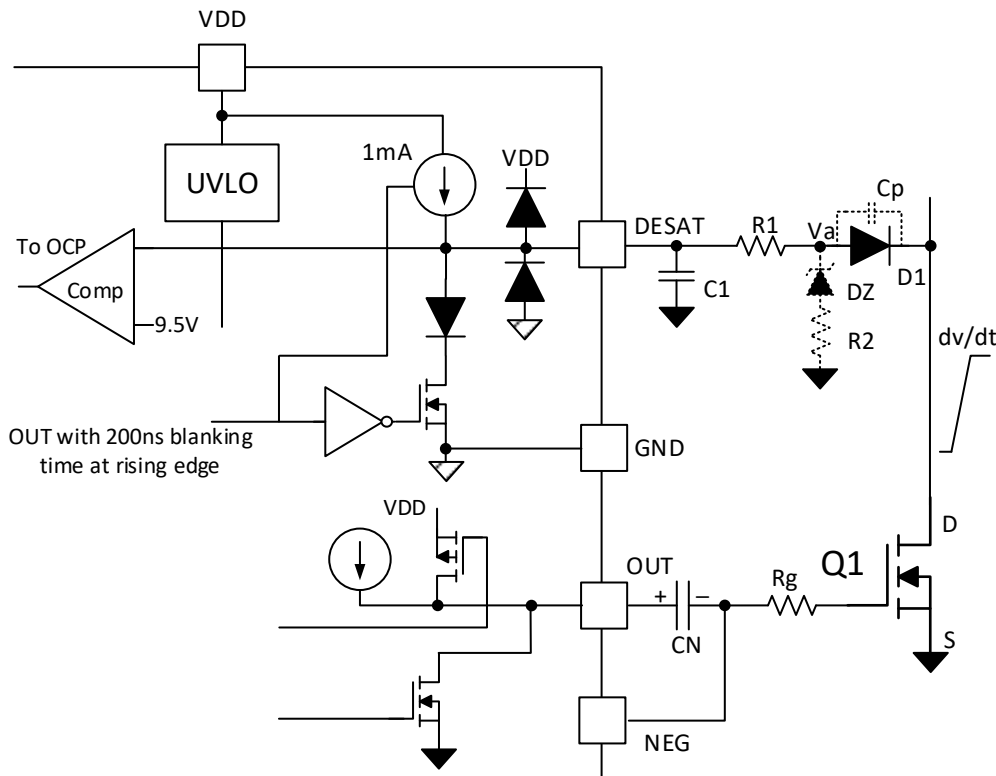
注意 T_{eblk} 已经包括内部 T_{blk} 200ns 的消隐时间。

不同的电源系统通常需要不同的关断时间。优化的关断时间可以最大化地发挥系统的短路能力，同时限制 V_{ds} 和 bus 电压上的振荡。

4.2 dv/dt 对短路关断延时的影响

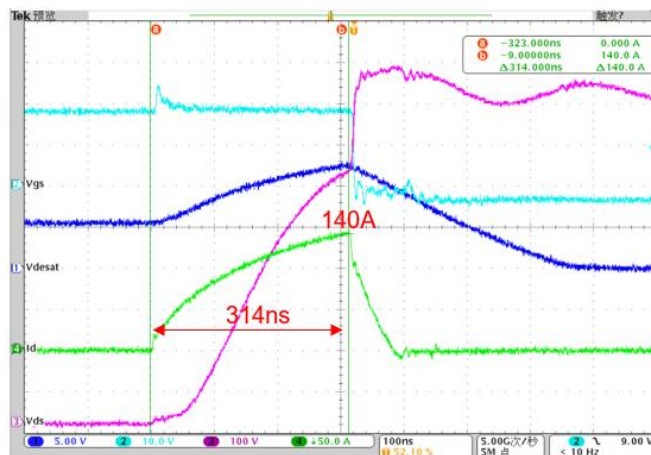
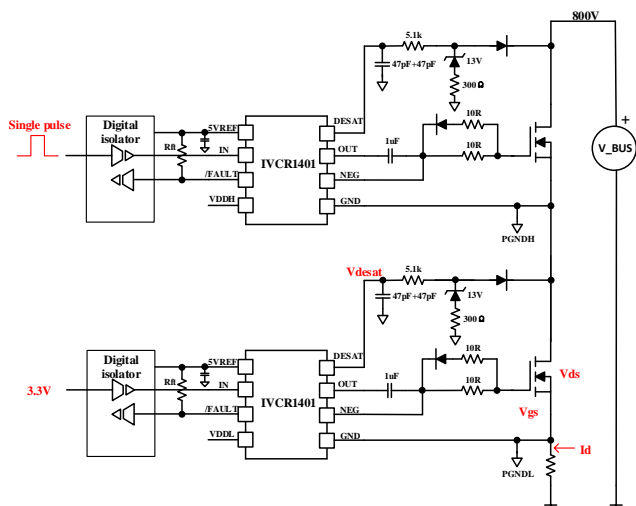
高压阻断二极管 D1 总是具有一些寄生电容。在 V_{ds} 的高 dv/dt 作用下，寄生电容 C_{p} 引起的电压耦合会显著抬高或降低二极管上的阳极电压 V_{a} 。 V_{a} 上较大的电压变化又会将消隐电容 $C1$ 充电或放电到一个非预期值，并导致误触发或 OCP 的长时间延迟。由于 SiC MOSFET 的高开关速度，这个问题变得更加严重。为了钳制 V_{a} 电压的上升幅度，建议使用一个 12V 的稳压二极管，该二极管还限制了 V_{a} 上的负压。

需要特别注意的是，大多数 SiC MOSFET 都没有反并联二极管。SiC MOSFET 的体二极管通常具有 3 至 5V 的正向压降，高于 D1 和 DZ 上的总压降。为了防止主电流流经 D1 和 DZ，建议与 DZ 串联一个几百欧姆的电阻。为了最大程度地降低 C_{p} 的影响，强烈建议使用低容值的二极管来进行电压阻断。



主要有两种半桥的短路情况。一种情况是在一个开关管已经导通情况下，开通另一个开关管。另一种情况是在一个开关管短路的情况下，开通另一个开关管。

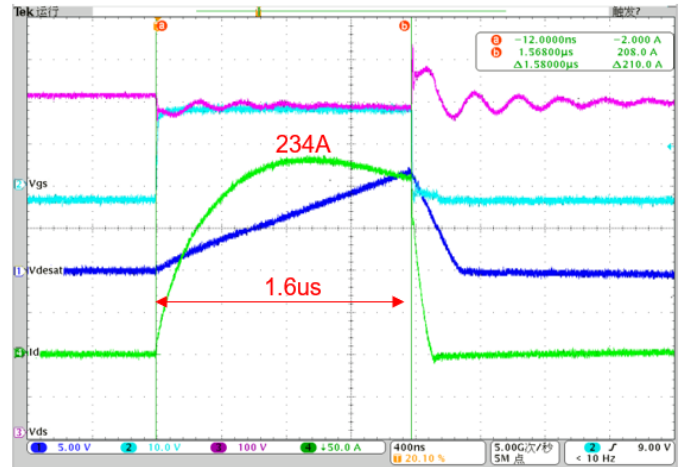
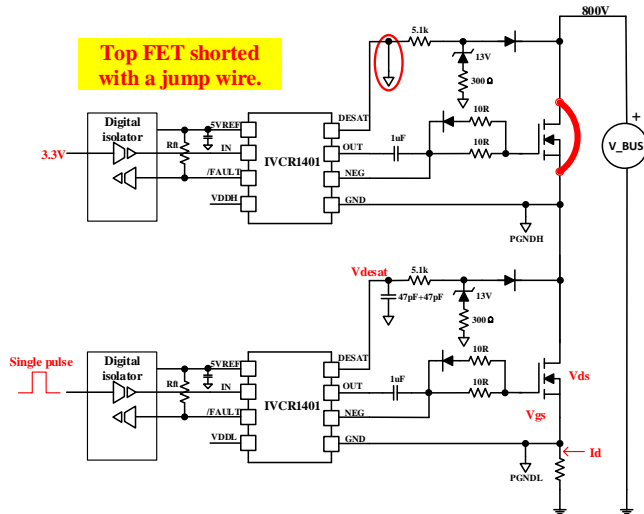
对于第一种情况（情况一），如下图所示，由于下管 MOSFET 已经导通，因此 DESAT 会充电至稳态电压，在以下示例中约为 5V。随着上管 MOSFET 的开通，直通电流增加，下管 MOSFET 的 V_{ds} 快速上升，DESAT 上的电压也迅速上升并在 314ns 时达到退饱和阈值。



Note: all four channels are low side signals.

情况一： 在一个开关管已经导通的情况下，开通另一个开关管

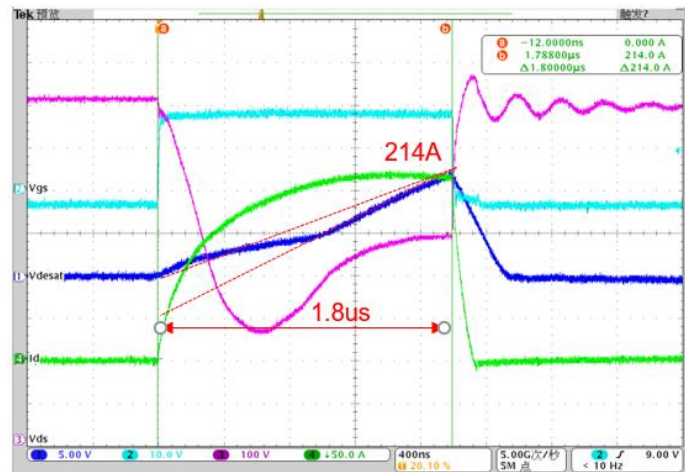
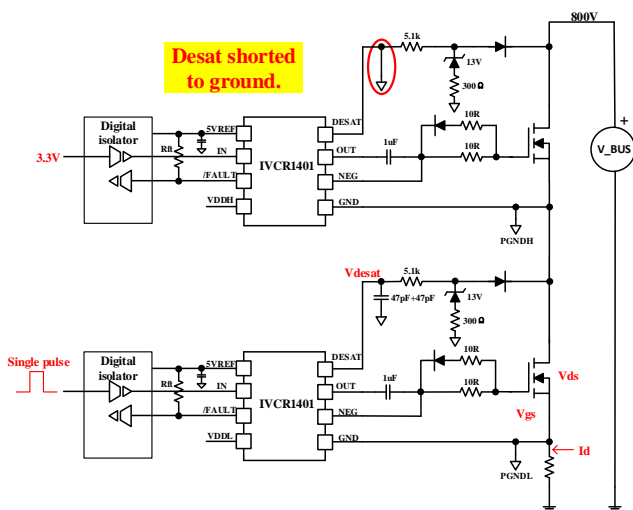
对于第二种情况，由于上管 MOSFET 已经通过跳线硬短路，因此不存在较高的 dv/dt 影响。下管 MOSFET 的导通延迟时间完全取决于消隐电容的大小。电容从 0V 开始线性充电，并在 1.6 μ s 时触发退饱和保护，这比第一种情况的延迟时间长得多。



Note: all four channels are low side signals.

情况二：在一个开关管已经短路的情况下，开通另一个开关管

如果上管 MOSFET 在退饱和保护被失能的情况下保持导通状态，则由于（下管 MOSFET 的） V_{ds} 的快速下降，它会使下管驱动器的消隐电容部分放电，并将退饱和保护延迟时间延长至 1.8 μ s。



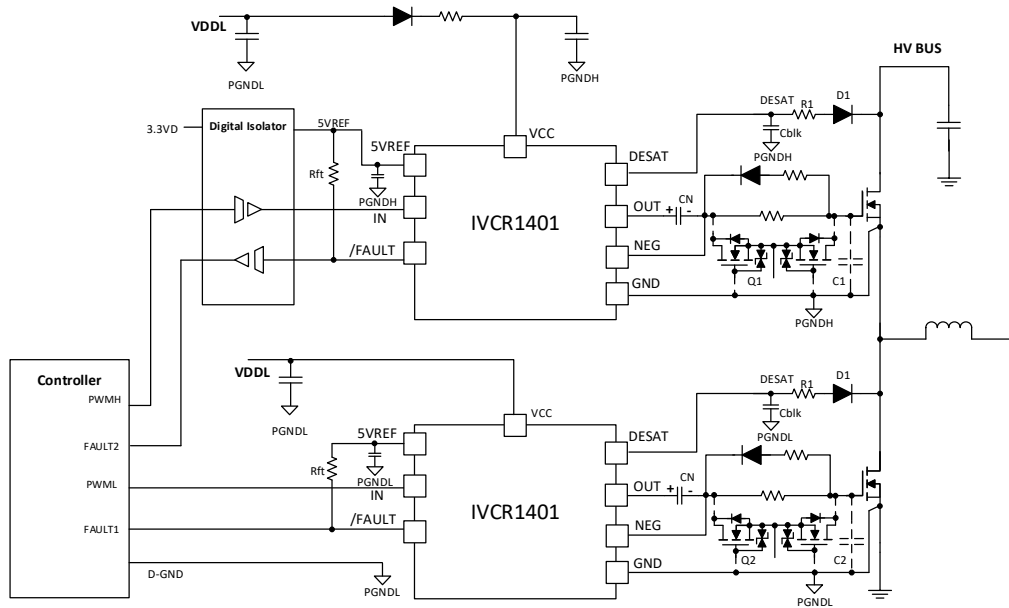
Note: all four channels are low side signals.

当一个开关管导通并且 Desat 被失能时开通另一个开关管

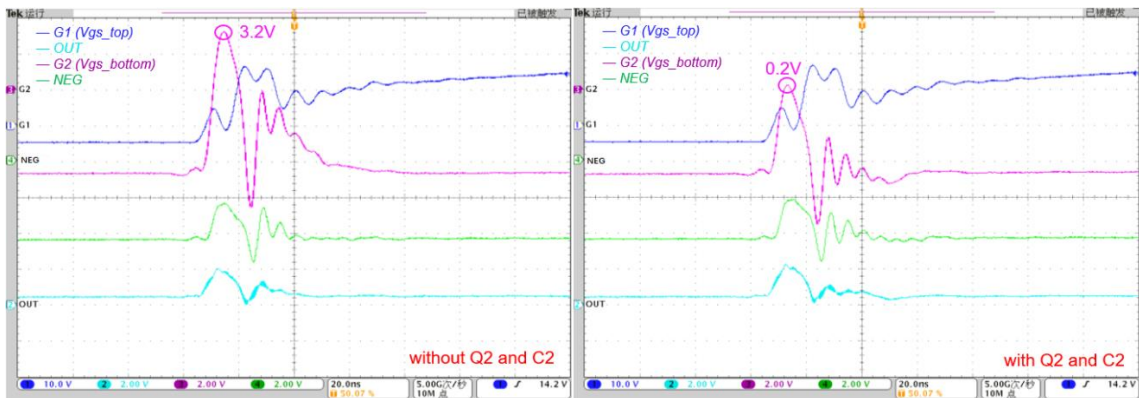
这些测试表明，要具有稳定和快速的短路保护，上管驱动器和下管驱动器都应该具有退饱和和保护。

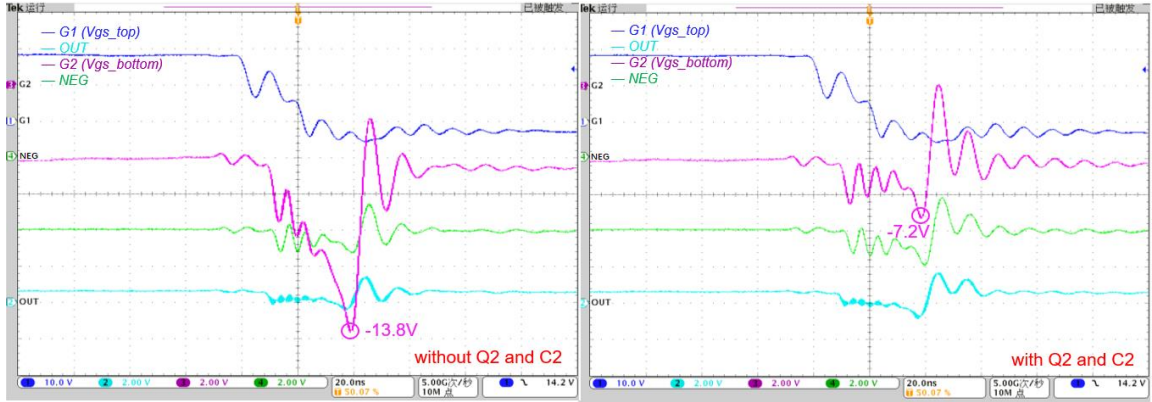
5 自举电路中的上管驱动应用

对于紧凑和低成本的设计，自举电路是首选。然而，由于接地问题，很难用自举电路来产生负偏压。IVCR1401 在驱动器输出端产生负偏压，而不是低于驱动器 IC 地的电压。这种独特的方法解决了接地问题，并使自举电源产生负偏置成为可能。建议在电路中保留 Q1, C1, Q2 和 C2 的位置。这些器件构成当地的米勒钳位电路，必要时可以减少高 dv/dt 下由于米勒效应产生电压尖峰的影响。下图显示了该电路的配置。



下图展示了有和没有 Q2, C2 时由于米勒效应产生的正负压尖峰的对比。通道 2 (OUT 信号) 和通道 4 (NEG 信号) 都是下管驱动的信号。通过增加适当的 Q2 和 C2 后，正负压尖峰都可以得到有效地抑制。





6 隔离偏置中的高侧驱动应用

由于电路拓扑和运行条件的限制，可靠的栅极驱动设计需要隔离偏置。解决方案很直接，如下图所示。

